

Рис. 4

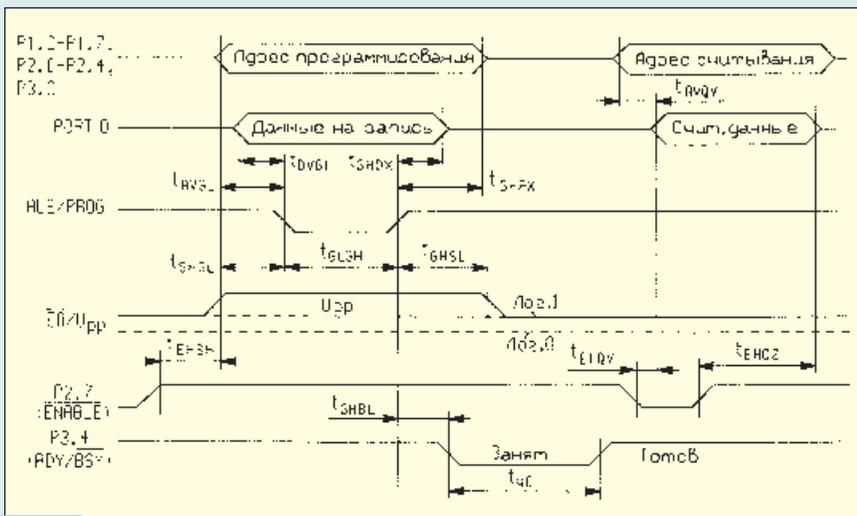


Рис. 5

AT89C51, AT89C52 на частоте 12 МГц при напряжении питания 6 В не превышает 20, в режиме Idle — 5 мА, в режиме Power Down — 100 мкА при 6 и 40 мкА при 3 В. Зависимость потребляемого AT89LV51, AT89LV52 тока от напряжения питания и частоты изображена на рис. 2 (а — в активном режиме, б — в режиме Idle, в — в режиме Power Down).

В микроконтроллерах 8xC51 сигнал ALE вырабатывается с постоянной частотой, в шесть раз меньшей частоты генератора, исчезая лишь при обращении к внешней памяти данных. В AT89C51, AT89C52 возможно программно запретить выдачу этого сигнала, установив в 1 бит 0 SFR-регистра, находящегося по адресу 8E. При этом сигнал ALE будет появляться лишь при выполнении команд MOVX, MOVC (либо при работе с внешней памятью программ, если она имеется в системе). В остальных случаях на выводе будет присутствовать напряжение высокого уровня. В AT89LV51, AT89LV52 возможность подавления вывода сигнала ALE не предусмотрена.

Следует также отметить отсутствие в рассматриваемых контроллерах регистра IPH и, как следствие этого, наличие всего лишь двуприоритетной, а не четырехприоритетной системы прерываний. Однако, как показывает практика, для по-

давляющего большинства пользователей это не является большой потерей.

ПРОГРАММИРОВАНИЕ AT89C51, AT89C52 И AT89LV51, AT89LV52

Контроллеры AT89C51 и AT89C52 рассчитаны на программирование либо 5-, либо 12-вольтными импульсами. У первых из них вторая строка маркировки на корпусе заканчивается на -5, у вторых дефис с числом во второй строчке отсутствуют. Сигнатурные байты для первых следующие: (030H) — 1EH, (031H) — 51H, (032H) — 05H. Вторые отличаются содержанием байта (032H) — в нем записано не 05H, а 0FFH. Контроллеры AT89LV51, AT89LV52 выпускаются только в расчете на программирование 12-вольтными импульсами. Их сигнатуры — (030H) — 1EH, (031H) — 61H, (032H) — 0FFH.

Контроллеры поставляются потребителю с очищенным ПЗУ, т.е. все его ячейки содержат код 0FFH, и контроллер готов к занесению в него информации. В противном случае перед программированием необходимо провести цикл стирания. Для этого на выходы контроллера следует подать сигналы в соответствии с табл. 1 и стереть информацию отрицательным импульсом длительностью не менее 10 мс, приложенным к выводу ALE/PROG.

Цикл записи осуществляется следующим образом. На соответствующие входы портов P1 и P2 подается адресная информация, на входы P0 — байт данных. Сигналы на остальных входах должны соответствовать табл. 1, частота генератора — не ниже 4 МГц (напомним, что изделия фирмы Atmel — полностью статические, поэтому в обычном режиме ниже значение рабочей частоты не оговаривается).

Схемы включения микроконтроллеров при программировании (а) и верификации (б) изображены на рис. 3, временные диаграммы сигналов циклов программирования и верификации для 12-вольтных версий AT89C51, AT89C52 и AT89LV51, AT89LV52 — на рис. 4, для 5-вольтных — на рис. 5. Отметим, что для корректной верификации выходы порта P0 должны быть соединены с проводом питания через резисторы сопротивлением 10 кОм. Естественно, при установленном значении бита защиты верификация невозможна.

Значения напряжения U_{PP} и длительности импульсов и задержек при программировании flash-памяти и верификации должны быть следующими (при напряжении питания $U_{CC} = 5 В \pm 10\%$ и $T = +21...+27\text{ }^\circ\text{C}$):

Напряжение программирования (U_{PP}), В	11,5...12,5*
Ток программирования (I_{PP}), мА	1
Частота генерации ($1/t_{CLCL}$), МГц	4...24
Время предустановки адреса (t_{AVGL}), не менее	$48t_{CLCL}$
Время задержки адреса (t_{AHDX}), не менее	$48t_{CLCL}$
Время предустановки данных (t_{DQV}), не менее	$48t_{CLCL}$
Время задержки данных (t_{GHDX}), не менее	$48t_{CLCL}$
Время задержки установки U_{PP} (t_{ENSH}) относительно вывода P2.7, не менее	$48t_{CLCL}$
Время задержки PROG (t_{SHSL}), мкс, не менее	10
Время задержки снятия U_{PP} (t_{GHDX}), мкс, не менее	10*
Длительность PROG (t_{GLGH}), мкс	1...110
Задержка считываемых данных относительно адреса (t_{DQV}), не более	$48t_{CLCL}$
Задержка данных относительно ENABLE (t_{EQV}), не более	$48t_{CLCL}$
Удержание данных (t_{ENQV})	0... $48t_{CLCL}$
Задержка установления BUSY (t_{GHBL}), мкс, не более	1
Длительность внутреннего цикла записи (t_{WC}), мс, не более	2

*Значения, отмеченные знаком *, используются только для программирования 12-вольтных версий контроллеров.

Импульс на входе ALE/PROG не программирует ПЗУ непосредственно, а лишь запускает внутреннюю систему программирования. Процесс занесения одного байта занимает примерно 1,5 мс. Для того чтобы программирующее устройство могло точно определить момент, когда закончился внутренний цикл программирования, Atmel предусмотрела так называемые режимы DATA Polling и Ready/Busy. В первом случае после подачи импульса программирования на вход PROG рекомендуется считывать содержимое старшего бита записываемого байта (линия P0.7) и сравнивать с тем, что было